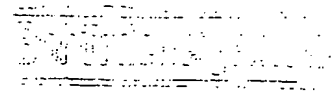




DEUTSCHES
PATENTAMT

21 Aktenzeichen: P 37 27 170.9
22 Anmeldetag: 14. 8. 87
43 Offenlegungstag: 23. 2. 89



DE 3727170 A1

71 Anmelder:
Philips Patentverwaltung GmbH, 2000 Hamburg, DE

72 Erfinder:
Lösel, Walter, 8501 Fürth, DE

54 Gleichspannungswandler mit einem Übertrager

Der beschriebene Gleichspannungswandler enthält einen Übertrager (UT), dessen Primärstrom durch einen Schalttransistor (T) gesteuert wird und auf dessen Sekundärseite ein oder mehrere Schalter in Längszweigen und/oder in Querszweigen angeordnet sind.

Um die Verlustleistung an den Schaltern möglichst gering zu halten, ist vorgesehen, als Schalter Power-MOS-Feldeffekttransistoren (FT1, FT2) im Inversbetrieb zu verwenden. Zum Öffnen und Schließen der Power-MOS-Feldeffekttransistoren (FT1, FT2) enthält der Übertrager (UT) gesonderte Sekundärspulen (L4, L6), die im Gate-Source-Kreis der Power-MOS-Feldeffekttransistoren (FT1, FT2) liegen. Impulsformerschaltungen (Z11, Z12) sorgen dafür, daß die Power-MOS-Feldeffekttransistoren (FT1, FT2) zum gewünschten Zeitpunkt von der Sperr- in die Leitphase und von der Leit- in die Sperrphase gebracht werden.

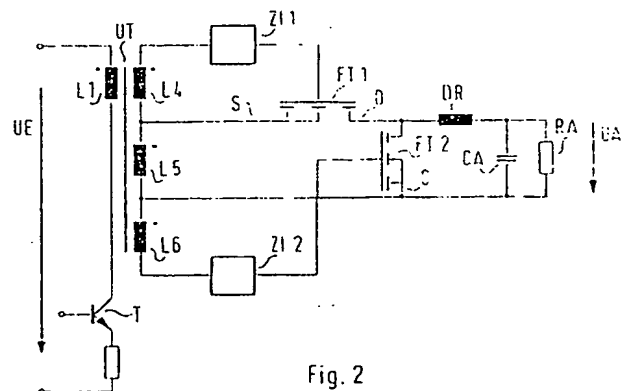


Fig. 2

DE 3727170 A1

1. Gleichspannungswandler mit einem Übertrager, dessen Primärstrom durch einen Schalttransistor gesteuert wird und auf dessen Sekundärseite einer oder mehrere Schalter in Längszweigen oder in Querszweigen angeordnet sind, dadurch gekennzeichnet, daß als Schalter ein Power-MOS-Feldeffekttransistor (FT) im Inversbetrieb verwendet wird, in dessen Gate-Source-Kreis die Serienschaltung einer gesonderten Sekundärspule (L2) des Übertragers (UT) und eines Zweipols (ZI) zur Impulsformung liegt.

2. Gleichspannungswandler nach Anspruch 1, dadurch gekennzeichnet, daß der Zweipol (ZI) zur Impulsformung aus zwei parallel liegenden Zweigen besteht, von denen jeder die Serienschaltung einer Diode (D1, D2) mit einem durch einen Kondensator (C1, C2) überbrückten Widerstand (R1, R2) enthält, und daß die Dioden (D1, D2) antiparallel geschaltet sind.

3. Gleichspannungswandler mit einem Übertrager, dessen Primärstrom durch einen Schalttransistor gesteuert wird und auf dessen Sekundärseite einer oder mehrere Schalter in Längszweigen und/oder in Querszweigen angeordnet sind, dadurch gekennzeichnet, daß als Schalter ein Power-MOS-Feldeffekttransistor (FT1, FT2) verwendet wird, dessen Gate-Source-Kreis einen Vierpol (VI1, VI2) zur Impulsformung enthält, und daß der Eingang des Vierpols (VI1, VI2) mit einer gesonderten Sekundärspule (L4, L6) des Übertragers (UT) und der Ausgang des Vierpols (VI1, VI2) mit der Gate-Source-Strecke des Power-MOS-Feldeffekttransistors (FT1, FT2) beschaltet ist.

4. Gleichspannungswandler nach Anspruch 3, dadurch gekennzeichnet, daß der Vierpol (VI1) ausgangsseitig einen Querszweig enthält, der aus der Kollektor-Emitter-Strecke eines bipolaren Transistors (T1) besteht, daß in einem ersten Längszweig des Vierpols (VI1) die Serienschaltung aus einer ersten Diode (D3) und einem mit einem ersten Kondensator (C3) überbrückten ersten Widerstand (R3) liegt, daß eine weitere Serienschaltung aus einer zweiten Diode (D4) und einem zweiten Widerstand (R5), der von der Serienschaltung eines dritten Widerstandes (R4) mit einem zweiten Kondensator (C4) überbrückt ist, die Basis des Transistors (T1) mit der Eingangsklemme des ersten Längszweiges verbindet und daß die beiden Dioden (D3, D4) entgegengesetzt gepolt sind.

5. Gleichspannungswandler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß als Schalter mehrere, parallel betriebene Power-MOS-Feldeffekttransistoren verwendet werden.

Beschreibung

Die Erfindung betrifft einen Gleichspannungswandler mit einem Übertrager, dessen Primärstrom durch einen Schalttransistor gesteuert wird und auf dessen Sekundärseite einer oder mehrere Schalter in Längszweigen und/oder in Querszweigen angeordnet sind.

Gleichspannungswandler mit diesen Merkmalen werden in Schaltnetzteilen verwendet, bei denen der Übertrager neben der Spannungstransformation gleichzeitig die Potentialtrennung z. B. zwischen dem Versorgungsnetz und den im allgemeinen mit Niederspannung ver-

sorgten Geräten übernimmt.

Eine Übersicht über die verschiedenen Wandlertypen, die bei Schaltnetzteilen eingesetzt werden können, findet man z. B. in einem Artikel von J. Wüsthube (Wüsthube, J.: Gleichspannungswandler für Schaltnetzteile. Elektronik (1978) Heft 4, Seiten 102 bis 107).

Gleichspannungswandler aller Grundtypen (Sperrwandler, Durchflußwandler, Gegentaktwandler) benötigen auf der Sekundärseite Schalter, mit denen die in magnetischen Speicherelementen (meist die Spulen der Übertrager) zwischengespeicherte Energie abgerufen und an einen Verbraucher übertragen wird. Diese Schalter sind durch schnellschaltende Dioden realisiert, also durch Schottky-Dioden oder schnelle Epitaxial-Dioden.

Im durchgeschalteten Zustand liegt der Spannungsabfall über diesen Dioden zwischen 0,4 und 1,2 Volt. Werden über sie große Leistungen übertragen, d. h., fließen große Ströme, so würde sich die Verlustleistung erheblich verringern, sofern sich der Spannungsabfall bei maximalem Strom nur um wenige zehntel Volt reduzieren ließe. Abgesehen von der damit verbundenen Erhöhung des Wirkungsgrades würde auch der Aufwand an Kühlmitteln verringert werden.

Der Erfindung liegt die Aufgabe zugrunde, bei Gleichspannungswandlern der eingangs genannten Art Mittel als Schalter einzusetzen, bei denen die Verlustleistung geringer ist als die schnellschaltenden Dioden.

Diese Aufgabe wird dadurch gelöst, daß als Schalter ein Power-MOS-Feldeffekttransistor verwendet wird, in dessen Gate-Source-Kreis die Serienschaltung einer gesonderten Sekundärspule des Übertragers und eines Zweipols zur Impulsformung liegt.

Eine weitere Lösung dieser Aufgabe besteht darin, daß als Schalter ein Power-MOS-Feldeffekttransistor verwendet wird, daß ein Vierpol zur Impulsformung vorgesehen ist, dessen Eingang mit einer gesonderten Sekundärspule des Übertragers und dessen Ausgang mit der Gate-Source-Strecke des Power-MOS-Feldeffekttransistors beschaltet ist.

Vorteilhafte Ausgestaltungen der Erfindung sind den Unteransprüchen zu entnehmen.

Anhand der Figuren und anhand von Ausführungsbeispielen soll die Erfindung näher erläutert werden. Es zeigt

Fig. 1 das Prinzipschaltbild eines Sperrwandlers mit erfindungsgemäßen Merkmalen,

Fig. 2 das Prinzipschaltbild eines Durchflußwandlers mit erfindungsgemäßen Merkmalen und

Fig. 3 das Prinzipschaltbild eines Durchflußwandlers nach einer erfindungsgemäßen Variante.

In den Figuren sind Bauteile, die in unterschiedlichen Anordnungen die gleiche Funktion haben, mit dem gleichen Bezugszeichen versehen.

Beim Sperrwandler nach Fig. 1 wird eine Eingangsspannung UE mit einem Schalttransistor T an die Primärwicklung L1 eines Übertragers UT gelegt. Die Dauer der Leit- und Sperrphasen des Schalttransistors T wird von einem nicht gezeigten Pulsbreitenmodulator bestimmt. Der Übertrager UT hat auf seiner Sekundärseite zwei Wicklungen L2, L3 mit einem gemeinsamen Anschluß. Die Wicklung L3 des Übertragers UT liegt im Lastkreis des Wandlers. Der Lastkreis enthält außerdem die Drain-Source-Strecke eines Power-MOS-Feldeffekttransistors FT (kurz: Power-Mosfet), dessen Source S mit dem gemeinsamen Anschluß der Wicklungen L2 und L3 verbunden ist, und die Parallelschaltung eines Lastwiderstandes RA mit einem Ausgangskon-

densator *CA*. An dieser Parallelschaltung fällt eine Ausgangsspannung *UA* ab.

Der Power-Mosfet *FT* ist so angeschlossen, daß er invers betrieben wird, d. h., daß die in seinem Ersatzschaltbild zur Drain-Source-Strecke parallel liegende Diode — bei Stromfluß im Lastkreis — in Durchlaßrichtung gepolt ist. Die Anode dieser Diode ist mit dem Source-Anschluß *S* und die Kathode mit dem Drain-Anschluß *D* verbunden. Ihre Polung soll die gleiche sein, wie die Polung der als Schalter verwendeten Dioden nach dem oben zitierten Stand der Technik. Deshalb ist der Source-Anschluß *S* des Power-Mosfets an den gemeinsamen Verbindungspunkt der Wicklungen *L2* und *L3* geführt, unter der Voraussetzung, die Wicklung *L3* hat relativ zur Wicklung *L1* den aus der Fig. 1 entnehmbaren Wicklungssinn. Durch die gesonderte Wicklung *L2* soll der Power-Mosfet *FT* während der Leitphase des Schalttransistors *T* gesperrt und während der Sperrphase leitend werden. Aus diesem Grunde ist der zweite Anschluß der Wicklung *L2* über einen Zweipol *ZI* mit dem Gate-Anschluß *G* des Power-Mosfet *FT* verbunden, wobei der Windungssinn der Wicklung *L2* der Fig. 1 entnehmbar ist.

Der Zweipol *ZI* dient der Formung der Schaltimpulse für den Power-Mosfet *FT*; er enthält zwei parallel liegende Zweige, von denen der obere — wegen einer Diode *D1* — während des Einschaltvorganges (Übergang von der Sperrphase zur Leitphase) und der untere — wegen einer Diode *D2* — während des Ausschaltvorganges (Übergang von der Leitphase zur Sperrphase) des Power-Mosfets *FT* Strom führt. Der der Diode *D1* nachgeschaltete Widerstand *R1* ist von einem Kondensator *C1* überbrückt. Durch Bemessung der Zeitkonstante $R1 \times C1$ wird der Einschaltzeitpunkt des Power-Mosfets *FT* relativ zum Ausschaltzeitpunkt des Schalttransistors *T* festgelegt. Entsprechendes gilt für den unteren Zweig mit der umgekehrt zur Diode *D1* gepolten Diode *D2*, und einem nachgeschalteten Widerstand *R2*, der von einem Kondensator *C2* überbrückt ist. Die Zeitkonstante $R2 \times C2$ ist möglichst klein zu wählen, um die Verlustleistung während des Ausschaltvorganges kleinzuhalten, da der Power-Mosfet *FT* bei sehr hohen Strömen ausgeschaltet werden muß.

Beim Durchflußwandler mit zwei Power-Mosfets *FT1* und *FT2* nach Fig. 2 enthält der Übertrager *UT* drei gesonderte Sekundärwicklungen *L4*, *L5* und *L6*. Die Wicklung *L5* liegt im Lastkreis des Wandlers; in Reihe zu ihr ist die Drain-Source-Strecke des Power-Mosfets *FT1* und eine Speicherdrossel *DR* geschaltet. Der Verbindungspunkt der Drossel *DR* und des Drain-Anschlusses *D* des Power-Mosfet *FT1* — sein Source-Anschluß *S* ist mit einem Anschluß der Wicklung *L5* verbunden — ist gleichzeitig der Drain-Anschluß des zweiten Power-Mosfet *FT2*, dessen Source-Anschluß mit dem zweiten Anschluß der Wicklung *L5* verbunden ist.

Die Drain-Source-Strecken der Power-Mosfets *FT1* und *FT2* sind wiederum so angeschlossen, daß die zu ihnen parallel liegenden Dioden genauso gepolt sind, wie es z. B. bei Wüsthube (Wüsthube, J.: l. c.) angegeben ist. Der eine Anschluß der Wicklung *L5* ist gleichzeitig mit einem Anschluß der gesonderten Wicklung *L4* verbunden, während der zweite Anschluß der Wicklung *L5* mit einem Anschluß der Wicklung *L6* verbunden ist. Der verbleibende Anschluß der Wicklung *L4* bzw. *L6* ist über einen Zweipol *ZI1* bzw. *ZI2* an den Gate-Anschluß des Power-Mosfets *FT1* bzw. *FT2* ge-

führt. Der Windungssinn der Wicklungen *L4* und *L6* ist so gewählt, daß während der Leitphase des Schalttransistors *T* der Power-Mosfet *FT1* leitend ist, während der Power-Mosfet *FT2* gesperrt ist.

Die Zweipole *ZI1*, *ZI2* sind ebenso ausgestaltet wie der Zweipol *ZI*. Die Zeitkonstanten der Zweipole *ZI1* und *ZI2* müssen so gewählt werden, daß die Power-Mosfets *FT1* und *FT2* niemals gleichzeitig leitend sind.

Bei dem Durchflußwandler nach Fig. 3 werden die Power-Mosfets *FT1* und *FT2* über Vierpole *VI1* und *VI2* angesteuert. Der Eingang des Vierpols *VI1* ist mit der gesonderten Wicklung *L4* beschaltet, während sein Ausgang an die Gate-Source-Strecke des Power-Mosfets *FT1* angeschlossen ist. Entsprechendes gilt für die gesonderte Wicklung *L6*, den Vierpol *VI2* und die Gate-Source-Strecke des Power-Mosfet *FT2*. Die Vierpole *VI1* und *VI2* haben den gleichen Aufbau.

Der Vierpol *VI1* hat z. B. gegenüber dem Zweipol *ZI1* den Vorteil, daß durch ihn der Ausschaltvorgang des Power-Mosfets *FT1* schneller erfolgt, und zwar wegen eines pnp-Transistors *T1*, dessen Kollektor-Emitter-Strecke ausgangsseitig den einzigen Querzweig des Vierpols *VI1* bildet. Über ihn werden die Eingangskapazitäten des Power-Mosfets in sehr kurzer Zeit entladen und folglich der Ausschaltvorgang des Power-Mosfets *FT1* wesentlich verkürzt. In der Basiszuleitung des Transistors *T1* liegt eine Diode *D4*, die in der Sperrphase des Schalttransistors *T* leitend wird. Dadurch wird der Transistor *T1* leitend bzw. der Power-Mosfet *FT1* gesperrt.

In Serie zur Diode *D4* liegt die Parallelschaltung eines Widerstandes *R5* mit der Serienschaltung eines Widerstandes *R4* und eines Kondensators *C4*. Der eine Anschluß dieser Parallelschaltung ist an den eingangsseitigen Anschluß desjenigen Längszweiges des Vierpols *VI1* geführt, der eine Diode *D3* in Serie zu einem Widerstand *R3* enthält, wobei der Widerstand *R3* durch einen Kondensator *C3* überbrückt ist. Die Polung der Diode *D3* ist der Polung der Diode *D4* entgegengesetzt.

Durch Bemessung der Zeitkonstanten $R3 \times C3$ und $R5 \times C4$ werden die Einschalt- und Ausschaltzeitpunkte des Power-Mosfets *FT1* eingestellt.

Entsprechendes gilt für die Zeitkonstanten des Vierpols *VI2* und des Power-Mosfet *FT2*. Der Widerstand *R4* dient der Begrenzung des Basisstromes für den Transistor *T1*.

Da über die Drain-Source-Strecken der Power-Mosfets *FT1* und *FT2* Ströme in der Größenordnung einiger Ampere fließen können, lohnt es, die damit verbundenen Verluste durch Parallelschaltung der Drain-Source-Strecken mehrerer Power-Mosfets herabzusetzen.

- Leerseite -

3727170

1/2

Number:
Int. Cl. 4:
Anmeldetag:
Offenlegungstag:

37 27 170
H 02 M 3/335
14. August 1987
23. Februar 1989

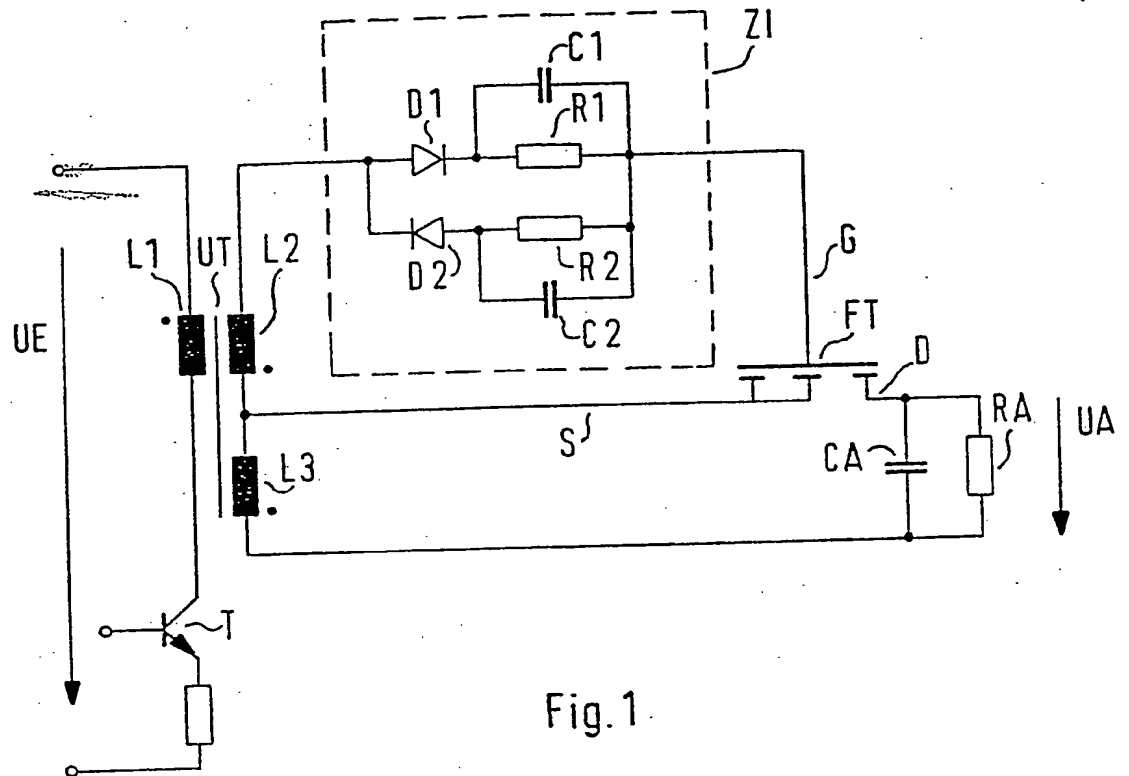


Fig. 1

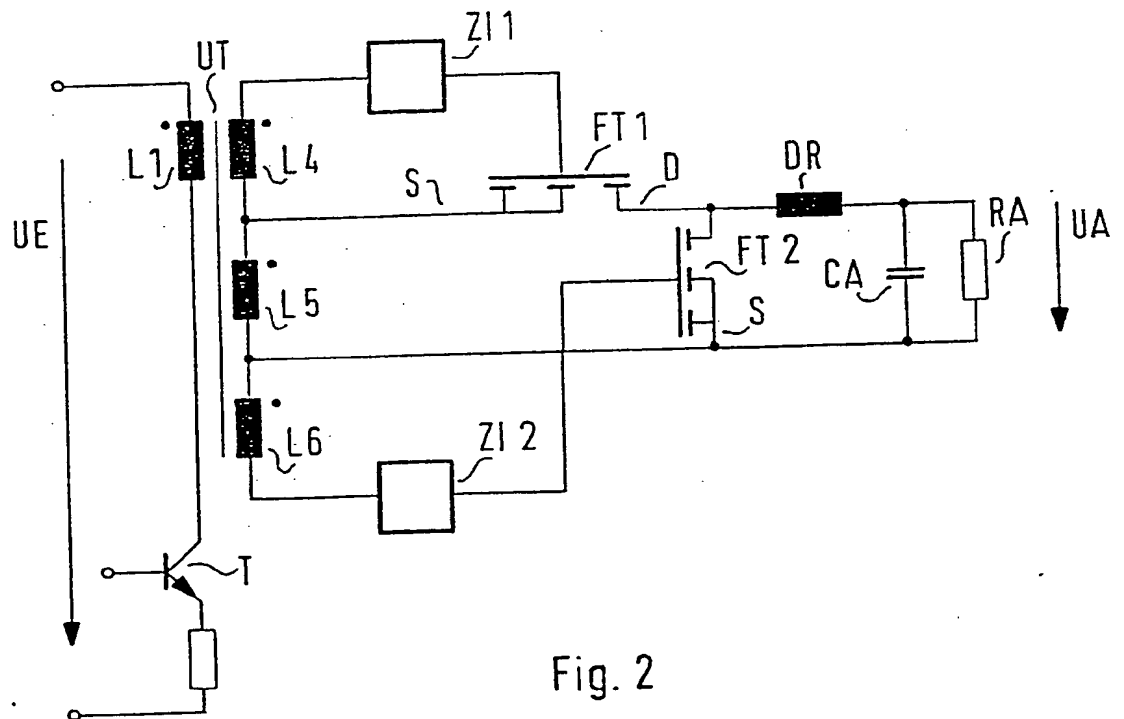


Fig. 2

PHD 87 157

808 868/319

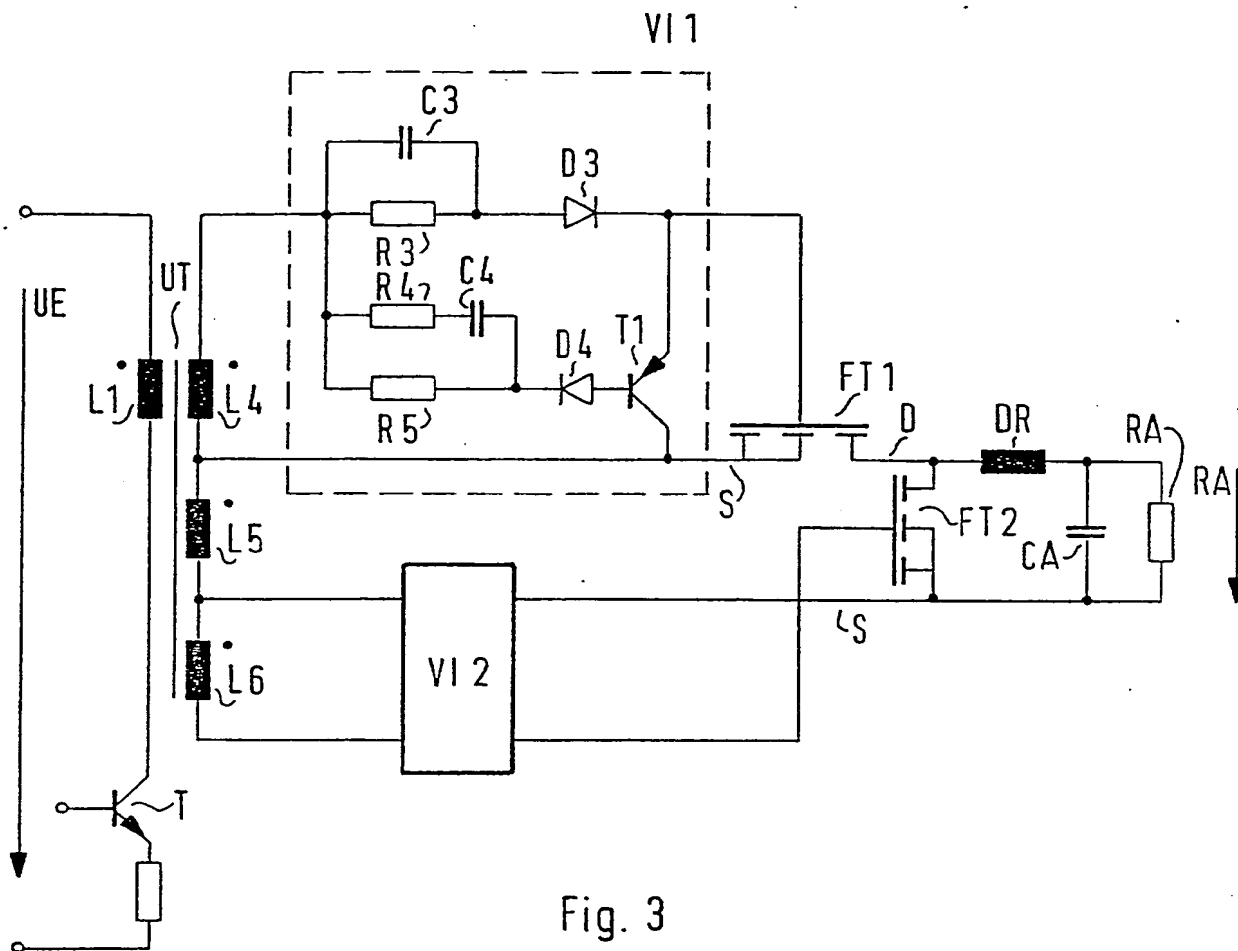


Fig. 3

PHD 87 157

BEST AVAILABLE COPY